

Diseño e implementación de un sistema de procesamiento digital de señales

Design and implementation of a digital signal processing system

Nicole Agustina Castro Mendoza

nicastro4530@gmail.com

Ingeniería en Telecomunicaciones, Facultad de Ingeniería - Universidad Católica de Salta -

Resumen

Este trabajo describe el desarrollo integral de un sistema de visualización de señales analógicas, tanto en el dominio temporal como en el espectro de frecuencias, basado en procesamiento digital. El proyecto aborda desde cero el diseño y la implementación de un instrumento operativo completo, tanto en hardware como en software, guiado por los principios de la teoría del procesamiento digital de señales (DSP, por su sigla en inglés). El sistema consta de un amplificador, un conversor analógico-digital (ADC, por su sigla en inglés) y un procesador digital que, mediante la aplicación de la Transformada Rápida de Fourier (FFT, por su sigla en inglés), permite la conversión y análisis de señales en tiempo real, lo que facilita su estudio en las aplicaciones de telecomunicaciones.

El desarrollo del hardware se centró en crear un circuito de acondicionamiento que optimiza la captación de señales analógicas para su digitalización eficiente. El diseño del software, por su parte, incluye la implementación de algoritmos DSP, en particular la FFT, que permiten convertir las señales temporales en espectros de frecuencia, al ofrecer una herramienta clave para el análisis detallado y preciso de las características frecuenciales. Todo el sistema se diseñó desde sus bases teóricas, al partir de los conceptos de muestreo, filtrado y digitalización de señales analógicas.

Palabras clave: procesamiento de señales, conversión digital, FPGA, comunicaciones, instrumentación

Abstract

This work describes the complete development of a system for visualizing analog signals, both in the time domain and frequency spectrum, based on digital signal processing (DSP). The project involves designing and implementing a fully operational instrument from scratch, covering both hardware and software, guided by the principles of DSP theory. The system consists of an amplifier, an analog-to-digital converter (ADC), and a digital processor that, through the application of the Fast Fourier Transform (FFT), enables real-time signal conversion and analysis, facilitating its study in telecommunications applications.

The hardware development focused on creating a conditioning circuit that optimizes the acquisition of analog signals for efficient digitization. The software design includes the implementation of DSP algorithms, particularly FFT, allowing the conversion of temporal signals into frequency spectra, providing a key tool for detailed and precise analysis of frequency characteristics. The entire system was designed from its theoretical foundations, starting from the concepts of sampling, filtering, and digitization of analog signals.

Key words: signal processing, digital conversion, FPGA, communications, instrumentation

Introducción

La creciente necesidad de acondicionar señales analógicas y convertirlas a formato digital surge como respuesta a la integración de sistemas más avanzados en entornos técnicos. Este trabajo presenta el desarrollo de un sistema de procesamiento digital de señales, que combina tanto hardware como software para el manejo eficiente de información analógica en aplicaciones técnicas específicas. La relevancia del proyecto radica en la posibilidad de su implementación en diversos campos, como las telecomunicaciones y la instrumentación, donde la manipulación precisa de señales es esencial.

1. Teoría del submuestreo

El submuestreo, también conocido como muestreo de banda pasante o muestreo subsistémico, es una técnica empleada con el objetivo de reducir el número de muestras requeridas al procesar señales de alta frecuencia. A través del submuestreo, se pueden obtener representaciones precisas de las señales con una frecuencia de muestreo menor que la frecuencia de Nyquist, siempre y cuando las señales estén limitadas en banda y se respeten ciertas condiciones teóricas.

Una aplicación común del submuestreo es en sistemas de procesamiento de señales para comunicaciones y radares, donde las señales de alta frecuencia se desplazan a frecuencias más bajas, al aprovechar la simetría espectral. En la Figura 1, se muestra el espectro de una señal pasa banda y su replicación en el dominio de frecuencia.

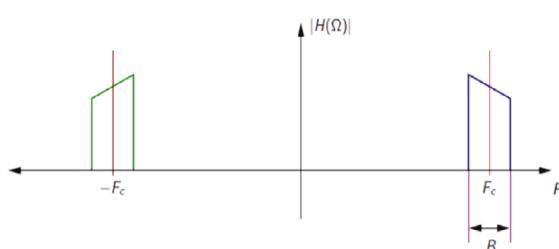


Figura 1: Espectro de una señal pasa banda convencional [1].

Cuando se incrementa la frecuencia de muestreo F_s , las copias espirales empiezan a separarse, lo que puede resultar en superposición y, por lo tanto, *aliasing* en la señal muestreada. Como se observa en la Figura 2, las replicaciones espirales están en su límite izquierdo, es decir, F_s en su límite superior.

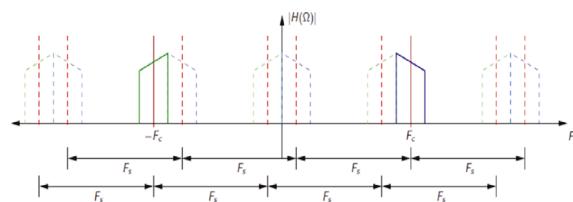


Figura 2: Replicaciones espirales de la señal pasa banda [1].

Por otro lado, si se disminuye F_s , las copias espirales se aproximarán unas a otras, como se muestra en la Figura 3.

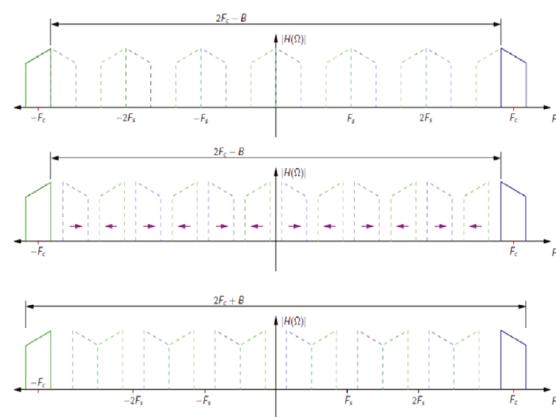


Figura 3: Replicaciones espirales de la señal pasa banda con F_s en disminución [1].

F_s puede reducirse hasta el punto en que, en el rango ampliado que abarca a ambas bandas originales ($2F_c + B$), quepan $m + 1$ copias espirales dispuestas de manera uniforme. Esto se expresa como: $(m + 1) * F_s = 2F_c + B$, lo que se simplifica a: $F_s = (2F_c + B) / (m + 1)$.

Si F_s disminuye aún más, nuevamente se producirá superposición entre las bandas espirales. Como se observa en el último espectro de la Figura 3, las replicaciones espirales se encuentran en su límite derecho, es decir, F_s está en su límite inferior.

A fin de resumir lo anterior, debemos cumplir con el siguiente rango para la frecuencia de muestreo F_s :

$$2F_c - Bm \geq F_s \geq \frac{2F_c + B}{m + 1}$$

$$F_s \geq \frac{2F_c + B}{m + 1} \leq F_s$$

En esta desigualdad, m es un número natural que también debe asegurarse de que F_s sea mayor que $2B$ con el propósito de evitar aliasing [1].

2. Diseño del sistema

El diseño de este sistema de procesamiento digital de señales consta de dos partes principales: el *hardware* y el *software*.

En la Figura 4 se observa el *front-end* receptor de la señal que principalmente involucra la parte del *hardware*. En el *hardware* se incluyen los siguientes componentes:

- » amplificador de bajo ruido (LNA, por su sigla en inglés);
- » convertidor ADC (transformación de señales analógicas a digitales);
- » FPGA (procesamiento en tiempo real);
- » pantalla táctil LCD (interfaz de usuario).

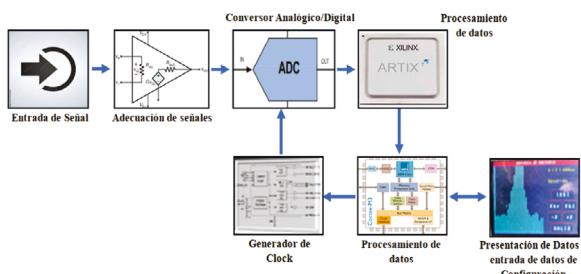


Figura 4: Diagrama de bloques del prototipo

En cuanto al *software*, se desarrollaron los siguientes módulos específicos:

- » osciloscopio digital;
- » analizador de espectro.

Estos componentes permiten la visualización en tiempo real de las señales procesadas.

En la Figura 5 se observa un esquema de bloques de los componentes combinados del *software*.

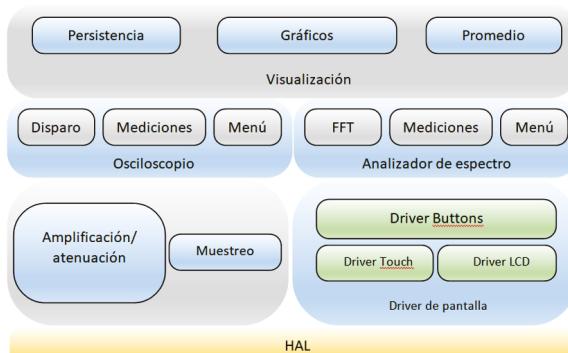


Figura 5: Representación en capas del sistema.

2.1. Hardware: amplificador de bajo ruido (LNA)

Los LNA son componentes esenciales en los sistemas de comunicación modernos. Son fundamentales a fin de mejorar el rendimiento de dispositivos tales como receptores de satélite, teléfonos móviles y sistemas de radar.

Los objetivos de un LNA son:

- » preamplificación de la señal de radiofrecuencia (RF) (entrada de baja amplitud);
- » maximización de ganancia de señal;
- » minimización de adición de ruido.

Es un elemento esencial para asegurar que la señal débil se amplifique a un nivel adecuado para su correcto procesamiento. La característica clave de un LNA es su baja figura de ruido, lo que garantiza que la amplificación no introduzca un exceso de ruido en la señal, al preservar la calidad de la información.

Los componentes del LNA se presentan en el diagrama esquemático de la Figura 6.

El componente fundamental es el amplificador operacional, un dispositivo de banda ancha con una característica de distorsión extremadamente baja. Funciona como el elemento activo que amplifica la señal de entrada en su configuración no inversora, donde la retroalimentación se aplica al terminal negativo. Se polariza con una tensión positiva de +5V y una tensión negativa de -5V.

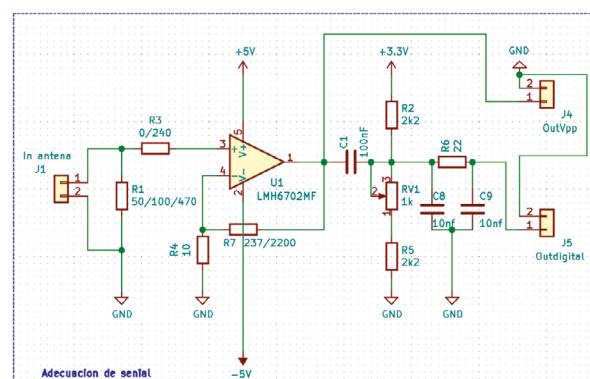


Figura 6: Diagrama esquemático del circuito de adecuación de la señal

2.2. Software: módulos de funciones

El procesamiento digital de señales se basa en la teoría de muestreo, que convierte señales analógicas en datos discretos que pueden ser manipulados en el dominio digital. Esta técnica es crucial para aplicaciones como las comunicaciones, donde las señales deben ser acondicionadas para su transmisión y recepción sin pérdida de información.

Se implementaron algoritmos de procesamiento de señales en un FPGA que permiten realizar tareas complejas tales como las de filtración y modulación en tiempo real.

El software del prototipo se compone de los siguientes bloques de códigos:

- » módulo para la detección de la señal RF recibida;
- » módulo de representación de la señal RF recibida en el dominio del tiempo;
- » módulo de representación de la señal RF recibida en el dominio de la frecuencia;
- » módulo de filtrado digital de la señal recibida;
- » módulo de menú principal para la interacción con el usuario;
- » módulos de funciones varias para cálculos auxiliares al procesamiento;
- » otras funciones sencillas distribuidas entre módulos para la interacción con el usuario.

La estructura del software completo del prototipo se indica en la Figura 7.

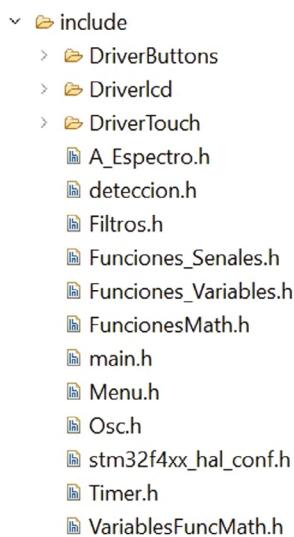


Figura 7: Software completo del prototipo.

Con el objetivo de detectar la señal RF recibida, se desarrolló el módulo detect(). Este módulo integra el código de las siguientes funciones:

- » detect()
 - displaymenudeteccion()
 - procesamiento()
 - callFFTdeteccion()
 - senalesIQ()

La función “detect()” inicia el proceso de detección, comienza con la inicialización de un ADC mediante el comando HAL_DAC_Start(). Luego,

invoca la función llamada “displaymenudeteccion()” que muestra un menú relacionado con la detección. Posteriormente, se lleva a cabo un conjunto extenso de cálculos y operaciones relacionados con la frecuencia, muestreo, cálculos de coeficientes para algún tipo de filtro, y cálculos basados en la Transformada Rápida de Fourier (FFT), seguido por la limpieza de pantalla y la restauración del menú de detección.

Con el propósito de representar la señal en cuadratura, se utiliza la función “callFFTdeteccion()”. Este código es una función que ejecuta un proceso de detección en tiempo real. Comienza configurando la pantalla de detección y estableciendo la ganancia de la entrada. Luego, realiza una serie de operaciones. Inicializa y filtra muestras, calcula señales IQ llamando a la función “SenalesIQ(int Nfs, int Nfir_aux)” y representa de forma gráfica la señal en tiempo real en la pantalla. Para ello se utilizan las siguientes estructuras de datos:

- » I[n], que almacena el valor en fase de la señal muestreada;
- » Q[n], que almacena el valor en cuadratura de la señal en muestreada;
- » Xam[n], que almacena el valor del módulo de la señal muestreada descompuesta en IQ.
- » En la Figura 8 se observa que los vectores I[n] y Q[n] recibirán el valor de la señal en función del seno y coseno. Justo después, el módulo al cuadrado de la señal se almacena en el vector Xam[n].

```

//*****
*void SenalesIQ(int Nfs, int Nfir_aux){
    k=0;
    n=0;
    w= 360;
    facdiv=1000;
    while(n < Nfs+1){
        valor= ((w*n)/ 4);
        angulo = valor - (((valor/360)*360));
        cosenoa = tabcoseno[angulo];
        senoa = tabseno[angulo];
        I[n]= (cosenoa*xnf[n])/facdiv;
        Q[n]= (-senoa*xnf[n])/facdiv;
        n=n+1;
        Xam[n]= (I[n]*I[n])+(Q[n]*Q[n]);
        Xam[n]= (Xam[n])>>2;
    }
}
    
```

Figura 8: Fragmento de código de la función SenalesIQ (int Nfs, int Nfir_aux).

Asimismo, convierte las muestras a fin de representarlas como valores de voltaje en lugar de valores de 12 bits, a fin de lograr la visualización de la señal en una escala de voltaje adecuada. Finalmente, calcula y representa la FFT, al actualizar la pantalla de manera continua en tiempo

real y al mostrar botones para la interacción con el usuario.

3. Conclusión

El desarrollo completo del sistema de visualización y análisis de señales desde cero demuestra la posibilidad de construir un instrumento funcional y operativo a partir de los fundamentos de la teoría del procesamiento digital de señales. Este proyecto no solo se limita a integrar componentes comerciales, sino que abarca todas las fases, desde la teoría hasta la implementación física, lo que ha permitido crear una herramienta capaz de captar, procesar y analizar señales analógicas de forma eficiente.

El enfoque en el desarrollo desde los principios de DSP asegura que el sistema cumpla con los requisitos específicos de telecomunicaciones, como la identificación de frecuencias críticas, la detección de interferencias y la optimización del uso del espectro. El resultado es un instrumento que no solo contribuye al monitoreo y al análisis en tiempo real, sino que también puede adaptarse y escalarse para diferentes aplicaciones industriales y educativas, lo que resalta su versatilidad y capacidad para servir como base para futuros desarrollos en instrumentación especializada.

Referencias

- [1] G. Hill, *Signals and Systems*, Boston, MA, USA: Addison-Wesley, 1994.